

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-283430

(43)Date of publication of application : 07.10.1994

(51)Int.Cl.

H01L 21/205

(21)Application number : 06-008707

(71)Applicant : APPLIED MATERIALS INC

(22)Date of filing : 28.01.1994

(72)Inventor : KAM S RAW
ROBERT ROBERTSON
PAMELA LAW
KOLLRACK MARC MICHAEL
ANGELA LEE
DAN MEIDAN

(30)Priority

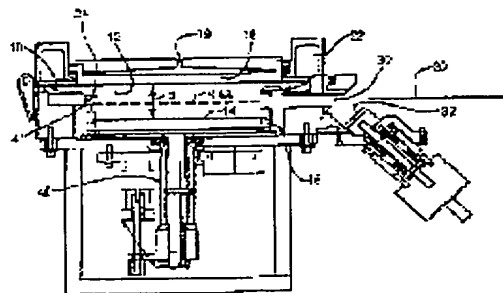
Priority number : 93 10110 Priority date : 28.01.1993 Priority country : US

(54) METHOD FOR EXECUTING MULTILAYER CVD IN SINGLE CHAMBER

(57)Abstract:

PURPOSE: To continuously deposit one or more films in the same reaction chamber by continuously depositing many continuous films useful to manufacture a thin film transistor in the same chamber under certain conditions of temperature and pressure.

CONSTITUTION: A substrate 14 is supported by a suitable support or susceptor 16 to be heated by a resistance heater embedded in the susceptor. A gas manifold plate 18 for supplying precursor reaction gas, carrier gas and purging gas from a gas inlet 19 to a reaction region 12 exists above the substrate 14. A gap α between the substrate 14 and the manifold 18 is adjustable. When the volume of the region 12 is small, the gas components in the region 12 can be rapidly changed, reaction gas and by-product from the initial deposit are removed, and later one or more deposits are replaced.



LEGAL STATUS

[Date of request for examination] 10.07.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2981102
[Date of registration] 17.09.1999
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2981102号

(45) 発行日 平成11年(1999)11月22日

(24) 登録日 平成11年(1999) 9月17日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/205
21/31
21/336
29/786

H 0 1 L 21/205
21/31
29/78

C
6 1 8 A

請求項の数14(全 8 頁)

(21) 出願番号 特願平6-8707

(22) 出願日 平成 6 年(1994) 1 月28日

(65) 公開番号 特開平6-283430

(43) 公開日 平成 6 年(1994)10月 7 日

審査請求日 平成 8 年(1996) 7 月10日

(31) 優先権主張番号 0 8 / 0 1 0 1 1 0

(32) 優先日 1993年 1 月28日

(33) 優先権主張国 米国 (U S)

(73) 特許権者 390040660

アプライド マテリアルズ インコーポ
レイテッド
APPLIED MATERIALS,
INCORPORATED
アメリカ合衆国 カリフォルニア州
95054 サンタ クララ パウアーズ
アベニュー 3050

(72) 発明者 カム エス. ロウ

アメリカ合衆国, カリフォルニア州
94587, ユニオン シティ, リビエ
ラ ドライヴ 461

(74) 代理人 弁理士 長谷川 芳樹 (外 3 名)

審査官 長谷山 健

最終頁に続く

(54) 【発明の名称】 薄膜トランジスタの製造方法

1

(57) 【特許請求の範囲】

【請求項 1】 基板に向けられたガス流入マニホールド板を介して反応ガスを内部へ導入する真空チャンバ内で行われるプラズマ化学気相堆積法による薄膜トランジスタの製造方法であって、
基板上にパターン化されたゲート層の上に、ゲート絶縁層を堆積する第 1 堆積工程と、
前記ゲート絶縁層の上に、アモルファスシリコン薄膜を堆積する第 2 堆積工程と
を備え、
前記第 1 堆積工程と前記第 2 堆積工程とが、共に同一の前記真空チャンバ内で行われ、
前記第 1 工程及び前記第 2 工程のそれぞれにおいて、前記ガスマニホールド板と基板との間隔が、3.8. 1 mm以下の範囲で、堆積速度及び成膜均一性が高くなるように

2

選択して調節されることが可能である薄膜トランジスタの製造方法。

【請求項 2】 前記ゲート絶縁層が、ゲートシリコン窒化物である請求項 1 に記載の製造方法。

【請求項 3】 前記ゲート絶縁層が、ゲートシリコン酸化物である請求項 1 に記載の製造方法。

【請求項 4】 エッチングストップシリコン窒化物が、前記反応チャンバ内で、前記アモルファスシリコン層の上に堆積される請求項 2 に記載の製造方法。

10 【請求項 5】 シリコン酸化物層が、前記反応チャンバ内で、前記アモルファスシリコン層の上に堆積される請求項 2 に記載の製造方法。

【請求項 6】 前記基板がガラスである請求項 1 に記載の製造方法。

【請求項 7】 基板に向けられたガス流入マニホールド

板を介して反応ガスを内部へ導入する真空チャンバ内で行われるプラズマ化学気相堆積法による薄膜トランジスタの製造方法であって、

基板上にパターン化されたゲート層の上に、ゲート絶縁用のシリコン窒化物層を堆積する第1堆積工程と、

前記ゲート絶縁層の上に、アモルファスシリコン薄膜を堆積する第2堆積工程とを備え、

前記第1堆積工程と前記第2堆積工程とが、共に同一の前記真空チャンバ内で行われ、

前記第1堆積工程と前記第2堆積工程とにおいて、基板を保持するサセプタの温度が同じに維持され、

前記第1工程及び前記第2工程のそれぞれにおいて、前記ガスマニホールド板と基板との間隔が、38.1mm以下の範囲で、堆積速度及び成膜均一性が高くなるように選択して調節されることが可能である薄膜トランジスタの製造方法。

【請求項8】 前記第1堆積工程において用いられるシリコン窒化物堆積のための前駆体ガスが、モノシランと、アンモニアと、窒素キャリアガスとを含んでいる請求項7に記載の製造方法。

【請求項9】 前記第2工程において用いられるアモルファスシリコン堆積のための前駆体ガスが、モノシランと、水素キャリアガスとを含んでいる請求項7に記載の製造方法。

【請求項10】 前記圧力が0.8~2.5 Torrに保持されている請求項7に記載の製造方法。

【請求項11】 エッチングストップシリコン窒化物層が、前記反応チャンバ内で、前記アモルファスシリコン薄膜の上に堆積される請求項7に記載の製造方法。

【請求項12】 シリコン酸化層が、前記反応チャンバ内で、前記アモルファスシリコン層の上に堆積される請求項7に記載の製造方法。

【請求項13】 n^+ がドーブされたアモルファスシリコンの薄い層が、前記チャンバとは別のチャンバ内で、前記アモルファスシリコン層の上に堆積される請求項7に記載の製造方法。

【請求項14】 前記基板がガラスである請求項7に記載の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は化学気相成長法を用いて多層薄膜を堆積することに関する。さらに詳しくは、本発明は同一のプロセスチャンバ内で、別の薄膜層を連続的に堆積する方法に関する。

【0002】

【従来の技術】 液晶セルの製造において、2枚のガラス基板は、その間にサンドイッチされている液晶物質の層によって互いに結合されている。ガラス基板は、液晶物質の配向を変えるための電源に接続できる導電膜（これは、ITO膜のように少なくとも透明である必要があ

る）を有している。液晶セルの様々な領域には、導電膜の適正なパターンニング（Patterning）によってアクセスすることができる。ごく最近では、薄膜状トランジスタは、液晶セルの各領域に個別に、かつ高速でアドレスするために用いられてきた。このような液晶セルは、テレビやコンピュータのモニタのようなアクティブマトリクスディスプレイに有用である。

【0003】 液晶モニタの解像度（resolution）に対する要望が増大するにつれて、画素と称される液晶セルの多くの領域に個別にアドレスすることが望まれている。このため最近のディスプレイでは、約100万画素もあり、各画素に個別にアドレスできるよう、ガラス基板の上には少なくとも同数のトランジスタが形成される必要がある。

【0004】 異なるタイプの薄膜トランジスタが最近では使用されているが、その殆どは、上面にアモルファスシリコン層を有するパターン化されたゲート金属の上にゲート絶縁層を堆積する必要がある。金属接点は、アモルファスシリコンとその上の金属接点の被覆層との間の接触を改善するため、上部にドーブ（dope）されたシリコンの薄い層を持ち得るアモルファスシリコン層の上に堆積されている。

【0005】 グロー放電又はプラズマ型の処理によりアモルファスシリコン層を堆積する方法が知られている。しかし、膜の堆積速度は例えば、1分間につき約100~300オングストロームと全く低い。そのため、厚さが約5000オングストローム程度までの膜は、薄膜トランジスタ製造のために必要とされるが、それには比較的長い堆積時間が要求され、膜の製作コストが増大する。コストを低減するためにCVD膜の堆積速度を改善することは望ましいことである。

【0006】 例えば、寸法が約350×450×1.1mmという大きな寸法と重量のあるガラス基板であると、一般に、その上に薄膜を堆積するために大きな反応チャンバーが必要となる。そして、これら薄膜の連続する堆積のため基板を1つの反応チャンバーから他の反応チャンバーに移送するため、大型で、しばしばスピードの遅い移送装置が必要となる。基板の移送にはかなりの時間がかかり、そのためシステムの生産性が低下する。さらに、移送は一般に基板温度の低下を伴うものである。基板はこのような移送の後、堆積温度まで再加熱する必要があり、そのうえ、堆積時間が増加される。加えて、一つのチャンバーから他のチャンバーに移送する間に堆積された膜が汚染される危険性が常に存在する。

【0007】

【発明が解決しようとする課題】 膜の品質やその堆積速度を犠牲にしないで、上に列挙したような不具合がある1つ以上の移送ステップを不要とし、同一の反応チャンバー内で効率的な方法により1つ以上の膜を連続的に堆積することが強く望まれている。

10

20

30

40

50

【0008】

【課題を解決するための手段】本発明者は、薄膜トランジスタを製造するのに有用な多数の連続的な膜は、温度と圧力の或る条件のもとで、同一の反応チャンパー内で連続的に堆積できることを見出した。この方法では、大面積の反応チャンパーを複数の反応チャンパー間で1回以上移送することを不要とするものである。或るタイプのトランジスタでは、同一チャンパー内で、ゲート絶縁用シリコン窒化物及び活性アモルファスシリコン薄膜を堆積することは可能である。他のタイプのトランジスタでは、同一チャンパー内で、ゲート絶縁用シリコン窒化物、活性アモルファスシリコン及び第2のシリコン窒化物を堆積することは可能である。上記以外のトランジスタ設計や膜の組合せも必要とされるかもしれない。そして、これらの膜は同一のチャンパー内で堆積されるであろう。さらに、本発明者等は、堆積速度が従来方法よりも改善され、その為に現在の方法の効率が2倍に改善できることを見出した。

【0009】

【実施例】薄膜の堆積についての詳細は、ロウ等(Law et al)の関連出願“化学気相成長法によりガラス基板上に高堆積速度でシリコン窒化薄膜を堆積する方法”(米国特許出願第08/010109号)及び、“化学気相成長法によりガラス基板上に高堆積速度でアモルファスシリコン薄膜を堆積する方法”(米国特許出願第08/010118号)の中で記述されている。

【0010】本発明者は、同一のチャンパー内で、その上に前もって形成されたゲート金属領域を有する大面積のガラス基板上に、膜を連続的に堆積できることを見出した。大面積のガラス基板上にトランジスタを形成する全体の方法は、上に参照した関連出願の中で記述されている堆積ステップを含む多くのステップを包含している。これらの堆積方法は高い堆積速度を有する。他のステップは、チャンパー内の諸条件の安定又は変化(transition)を含んでいる。この連続堆積間のステップは、連続する層の界面にとって重要である。堆積間になされたステップは、すべてが同一真空チャンパー内で実行されるので、この方法により、従来の堆積システムを用いて得られる界面特性の制御を改善するに至る。

【0011】ワン等(Wang et al)の米国特許第4,892,753号では、本CVDプロセスを実施するに適した特徴を有するところの、プラズマ増強型CVD反応装置について説明されている。この反応装置は、半導体ウエハの処理については説明されているけれども、適用できる寸法調整については、現在の大面積のガラス基板に適用するようになっていられる。

【0012】この反応装置を図1を参照してさらに説明する。

【0013】図1は、通常はアルミニウムで作製されていて、かつ反応領域12を有する真空チャンパー10の

切断面図である。基板14は、サセプタ内に埋設された抵抗発熱体により加熱されるような適当な支持具又はサセプタ16で支持されている。基板14の上方には、前駆体反応ガス、キャリアガスおよびバージガスをガス入口19から反応領域12に供給するガスマニホールド板18が存在している。基板14とガスマニホールド18との間の間隙-dは調整可能である。この間隙は、圧力、電力、ガス流量および温度の他の調整可能なプロセス条件と共に調整することができるので、高い堆積率を達成している一方、一定の膜特性及び基板の広い領域に亘って一定の膜特性の均一性を達成することが可能である。ワン等により開示されているように、チャンパー内の基板14とガスマニホールドプレート18の間隙は通常、約25.4mm(約1インチ)である。昇降装置40は基板支持具16をガスマニホールドプレート18に対して上下動させることができる。

【0014】昇降装置40は2つの機能を有している。チャンパー(図示せず)に近い位置にあるロボットで操作される基板支持アーム20により、基板14がチャンパー10内に移送されたとき、チャンパー内の当該基板14の位置は、当該点線14Aで示されている。このとき、支持アーム20がチャンパーから引込んでいる間、リフトピン41は当該基板を支持するため持ち上げられる。その後、昇降装置40はサセプタ16と基板14を処理位置まで持ち上げる。閉塞自在な開口30は、ロボットの支持アーム20により基板14の出し入れが出来るように開口されている。処理中は、閉塞可能な開口30はピストン駆動のスリットバルブ32により閉じられている。

【0015】ガスマニホールドプレート18は、当該プレート18の上に均等に分配された多数の貫通孔を有する板である。ここで使用可能な代表的なマニホールドプレート18は、全体の面積が、基板14とほぼ同一サイズの板に約10,000個の開口を有する。

【0016】ガスマニホールドプレート18は、ガス分配システムの一部であって、このガス分配システムは、プロセスガスを基板14を横切って、かつ基板の端部に向けて外側に放射状に流し、排出口(図示せず)に接続された排気チャンネル22によって、プロセスガスが除去される場合には(そこを)越えて流す。遮へい板やシャドウ・フレーム24は、基板14の端部の上に堆積がなされないようにするものである。

【0017】ガスマニホールド18の温度は、当該ガスマニホールド18上での反応固形生成物の堆積を最少限に抑えるよう調整されている。

【0018】RF電力の供給とネットワーク(図示せず)のマッチングにより、反応領域12において、前駆体ガス(precursor gases)からプロセスガス(process gases)のプラズマを生成し、かつ保持できる。13.56MHzの高周波RF電力が使用されるのが好ま

しいが、これは決定的なことではなく、これよりも低周波を使用してもよい。さらに、マニホールドプレート18は、サセプタ又は基板支持具16が接地されている間、RF駆動される。チャンバーの壁は保護用セラミック材で覆われている。このデザインは、ガスマニホールド18と基板支持具16との間の高度のプラズマ閉じ込めを許容し、それにより、反応種の濃度および対象の薄膜の堆積速度を増大させることができる。

【0019】ガスマニホールドプレートと基板との間の間隙-dを比較的小さく維持することにより、チャンバー自体を一層小さくでき、堆積の進行は一層コントロールし易くなり、さらに、反応領域12の容積が小さいと、当該反応領域12にあるガス成分を急速に変化させることができ、最初の堆積からの反応ガスや副産物ガスは取り除かれ、後の1以上の堆積物に取り換えられる。

【0020】ゲート絶縁用シリコン窒化膜は、ガラス基板の上に薄膜トランジスタを形成するうえで有用なよう高品質でなければならない。この発明の方法により、全く予期されないことに高品質のシリコン窒化膜を2000~3000オングストローム/分に至る堆積速度で製造される。これらの堆積速度は、堆積中、CVDチャンバー内の圧力を約0.8から2.0 Torrに、基板温度を約300~350℃に維持することにより達成可能である。さらに、前駆体ガスの流速は適正な反応ガスレベルを維持するように調整されている。シラン(100~300 sccm)及びアンモニア(500~1000 sccm)は、シリコン窒化膜を堆積するために、キャリアガスである窒素(1000~10000 sccm)の中に適正に用いられている。

【0021】同様な方法で、アモルファスシリコン薄膜は、水素キャリアガス(1000~3000 sccm)中の前駆体ガス(100~1200 sccm)としてシランを使用してゲート絶縁用シリコン窒化膜の上に堆積される。予期しないことに、本発明者等はアモルファスシリコン薄膜は、シリコン窒化膜に対する温度と同じ温度を使用してシリコン窒化層の上に均一に高速度で堆積できることを見出した。そのため、ガス、電力、間隙、及び圧力を単に変えるだけで、シリコン窒化物とアモルファスシリコンの薄膜を同じ反応チャンバー内にある大面積のガラス基板上に高堆積速度で連続的に堆積することができる。一般的に薄膜トランジスタの適用に対し、アモルファスシリコン膜の厚さは、約300~3000オングストロームの間で変動する。なお、n⁺がドーパされたアモルファスシリコンの薄い層が、別のチャンバ内で、アモルファスシリコン層の上に堆積されてもよい。

【0022】ガラス板の温度は、高品質膜を形成するのに十分な程高温でなければならないが、当該大面積のガラス基板が曲がるおそれがあるときは、約450℃以下に維持されなければならない。一般的に堆積中は、約2

70~350℃からの堆積温度が維持されている。

【0023】本発明はつぎの実施例でさらに説明されるが、当該発明は、そこでの詳細な説明に制限されない。

【0024】実施例1

上面にアレイ状に堆積されており、かつ前もって選択されたゲート金属パッドのパターンを有し、また、その上に約2500オングストロームの厚さのシリコン酸化層を有する360×450×1.1mm厚のガラス基板を、CVDチャンバーに入れて真空中にあらしめた。基板が窒素を流入しながら330℃まで加熱されたとき、アモルファスシリコン薄膜は以下の条件の下で堆積された。

【0025】

シリコン窒化物堆積について

SiH ₄	110 sccm
NH ₃	550 sccm
N ₂	3900 sccm
電力	600 watt
s	
圧力	1.2 Torr
間隙	25.4 mm (1000 mils)
サセプタ温度	397℃
基板温度	340℃
堆積速度は930オングストローム/分であり、約500オングストロームの膜厚の層が(約32秒で)堆積された。	

【0026】この層は屈折率1.91、圧縮応力-4.9×10⁹ダイン/cm²、6:1で緩和された(buffered)HF溶液中でのウェットエッチング360オングストローム/分、2乗平均の平方根(root mean squared)での表面の粗さ1.1nmであった。そして、これらのすべては良品のゲート絶縁用窒化物が堆積されることを示すものである。

【0027】窒素で約30秒掃気の後、第2番目の層、この場合、アモルファスシリコンは、次の条件の下で同一のマニホールド-基板の間隙を使用してシリコン窒化層の上に堆積された。

【0028】

アモルファスシリコン堆積について

SiH ₄	275 sccm
H ₂	1550 sccm
電力	300 watt
s	
圧力	1.2 Torr
サセプタ温度	397℃
基板温度	320℃*

*サセプタ温度と圧力は同一になっているが、水素は良好な熱伝達媒体なので、基板温度は僅かに低くされている。

【0029】アモルファスシリコンの堆積速度は、944オングストローム/分であり、膜は3000オングストロームの厚さに堆積された。この膜の応力は -6.9×10^9 ダイン/cm²と測定された。SiHのピーク位置は2000cm⁻¹であり、ピーク幅は120cm⁻¹より小であった。

【0030】上記の膜は完成されたトランジスタ装置の中に形成されてテストされた。装置は、しきい値電圧、オフモードにおける移動度及び漏れ電流を含む満足するデバイス特性を有し、従来の堆積装置で製造される装置に匹敵するものであった。

【0031】これに続くシリコン窒化ゲート絶縁及びアモルファスシリコンの高品質膜の堆積は、同一チャンパーの中で、高堆積速度及び、同一のサセプタ温度で実施された。

【0032】実施例2

シリコン窒化およびアモルファスシリコン膜は、実施例1の工程によって堆積された。但し、シリコン窒化膜堆積において以下の変更点がある。

【0033】

SiH ₄	110sccm
NH ₃	550sccm
窒素	3700sccm
電力	600watt
s	
圧力	0.8Torr
間隙	25.4mm(1000mils)
サセプタ温度	397°C
基板温度	330°C*

*圧力の低下は、サセプタから基板への熱移動の効率を低下させるため、基板温度を低下させることになる。

【0034】上記条件のもとで堆積されたシリコン窒化膜は良品であると判定された。

【0035】窒素を用いた30秒の掃気の後、第2の層であるアモルファスシリコンがシリコン窒化物の上に実施例1と同じ条件の下で堆積された。

【0036】これらの膜で作られたトランジスタの電気特性は、良好であった。

【0037】この実施例は、サセプタの温度が一定に保持されている間は、可変的なプロセス条件、この場合には圧力、使用して基板温度を変え得ることを示す。

【0038】実施例3

シリコン窒化物とアモルファスシリコンは、サセプタ温度がシリコン窒化物堆積のための358°Cから、アモルファスシリコン堆積のための410°Cに変えられたことを除いて、実施例1の工程に従って堆積された。その結果、2つの膜の各々に対し基板の堆積温度は、300°C及び330°Cとなった。

【0039】

シリコン窒化物堆積

SiH ₄	110sccm
NH ₃	550sccm
窒素	3900sccm
電力	600watt
s	
圧力	0.8Torr
間隙	25.4mm(1000mils)

10	サセプタ温度	358°C
	基板温度	300°C

アモルファスシリコン堆積

SiH ₄	275sccm
H ₂	1550sccm
電力	300watt
s	
圧力	1.2Torr
間隙	25.4mm(1000mils)

20	サセプタ温度	410°C
	基板温度	330°C

シリコン窒化物とアモルファスシリコン膜は、良品と判定され、またこれらの膜で作られたトランジスタの電気特性は良好と判定された。

【0040】上記の実施例で、ガラスがまだチャンパー内でシリコン窒化物およびアモルファスシリコン堆積の間にある間、サセプタ温度は変化した。サセプタ温度の変化速度は3~5°C/分であり、それ故、温度の大きな変化は長時間を要し、この実施例の場合およそ15分間必要とされる。当該サセプタ温度の変化が小さい場合、この工程は実用的である。

【0041】上記の実施例は、基板温度は引きつづいて行なわれる堆積のために下げなければならないこと、例えばアモルファスシリコン堆積のための基板温度はゲート絶縁用シリコン窒化物の堆積のための基板温度よりも低くなければならないこととか、エッチング停止シリコン窒化物のための基板温度は、アモルファスシリコン層を作るための基板温度よりも低くなければならないことといった、報告された制約は、この方法の要件ではないことを証明している。この特徴は、従来方法よりも十分に勝っている利点である。

【0042】実施例4

この実施例では、約500オングストローム厚さのゲート絶縁用シリコン窒化層と、約500オングストローム厚さのアモルファスシリコン層及び、約3000オングストローム厚さのエッチング停止シリコン窒化層の3つの層が同じ反応チャンパー内で、かつ同じサセプタ温度で連続して堆積された。堆積条件は大体以下のとおりであった。

50 【0043】

11

ゲート絶縁窒化物

SiH ₄	110 sccm
NH ₃	550 sccm
窒素	3900 sccm
電力	600 watt
s	
圧力	0.8 Torr
間隙	25.4 mm (1000 mils)
サセプタ温度	337°C
基板温度	282°C

アモルファスシリコン

SiH ₄	275 sccm
水素	1550 sccm
電力	300 watt
s	
圧力	1.2 Torr
間隙	25.4 mm (1000 mils)
サセプタ温度	337°C
基板温度	280°C

エッチング停止シリコン窒化物

SiH ₄	330 sccm
NH ₃	1100 sccm
窒素	11000 sccm
電力	1500 watt
s	
圧力	2.0 Torr
間隙	1500 mils
サセプタ温度	337°C
基板温度	300°C

ゲート絶縁用シリコン窒化物とアモルファスシリコンは良質の膜であった。エッチング停止シリコン窒化物は、ゲート絶縁用シリコン窒化物とは異なった膜特性を有し、そのため、上記で検討された基準からは高品質膜とは見なされていない諸特性を有していることが要求される。特に、エッチング停止シリコン窒化物は、高速のウェットエッチング速度と高濃度Si-Hボンドを有している。これらの膜で作られたトランジスタの電気特性は良質であり、かつエッチング停止シリコン窒化物よりも高温で堆積されたゲート絶縁及び、アモルファスシリコン膜で製造されるトランジスタに匹敵するものである。

【0044】この実施例では、本発明者は、トランジスタの3つの層は、同一のチャンバー内で同じサセプタ温度で堆積することが可能なことを立証した。ここに使用された方法は、従来技術の作業者により報告されている制約、すなわち、連続する複数の層は漸進的に(progressively)に低下した基板温度のもとで堆積されなければならないことから外れるにも拘らず成功した。上記のCVD方法は、半導体基板の多段階製法として知られてい

10

20

30

40

50

12

るシステム、例えばメイダン等(Maydan et al)により米国特許第4,951,601号又は、薄膜トランジスタの製造用大面積ガラス基板上に多層を堆積するために設計された真空システム等に開示されているシステムに利用できる。この真空システムは、ノーマン・ターナー等による同時係属出願の関連出願“生産性が改善された真空処理装置”(米国特許出願第08/010684号)及び、同時に出願され引用形式で組み込まれた“大面積のガラス基板を加熱及び冷却する方法及び装置”(米国特許出願第08/10683号)の中で記述されている。この真空システムについては、図2を参照して以下に説明する。

【0045】図2は、大きい面積のガラス基板の上に複数膜を堆積するための真空システムの平面図である。

【0046】次に、図2を参照すると、堆積システム111は大面積のガラス基板の上に複数の薄膜を堆積するため一連のチャンバーを備えている。カセット112A、112B、112C、112Dは、その上に大きなガラス基板を貯蔵するため昇降装置上に搭載された多数の棚を内包に有している。ロボット114は、1回に1つのガラス基板をカセット112から、2つの連結冷却及びロードロックチャンバー116A、116Bの内の一つに、閉塞自在な開口117を通じて大気に移送するのに用いられる。また、システム100は、ガラス基板を堆積温度まで上げる加熱チャンバー118を含んでいる。2つの冷却ロードロックチャンバー116及び加熱チャンバー118と共に、一連の4つのCVDチャンバー120、122、124、126は、これらと真空トランスチャンバー128を画成する。冷却/ロードロックチャンバー116Aと116Bと加熱チャンバー118は、垂直方向に索引(index)できる昇降装置(図示せず)に搭載されたカセットを保持している。これらの加熱及び冷却チャンバー116A、116B及び118のカセットは、ガラス基板が加熱され又は冷却されている間、当該ガラス基板をその内部で支持するための熱伝導性の棚を有している。

【0047】ロボット114が、ガラス基板をカセット112から冷却/ロードロックチャンバー116Aのカセットの中に移送した後、他のガラス基板がロボット114によって冷却チャンバーカセット116Aに移送されている時は、昇降装置は、1つの棚の高さだけカセットを持上げ(又は持下げ)る。チャンバー116Aのカセットの中にすべての棚が充填されたとき、閉塞自在な開口117は閉じられ、チャンバー116Aは排気される。望ましい圧力に達したとき、トランスファーチャンバー128に近い閉塞自在な開口131は開放される。トランスファーロボット(図示せず)は、全てのガラス基板を冷却/ロードロックチャンバー116Aから、その内部でガラス基板は堆積温度近くまで加熱されている加熱チャンバー118の中にあるカセットに移送

する。加熱チャンバー118内のカセットと冷却チャンバーカセット116Aは、トランスファーチャンバー128内にあるトランスファロボットに別の棚を与える各移送の後、持上げられ又は持下げられる。

【0048】ガラス基板が堆積温度に達したとき、トランスファロボットは、ガラス基板を予め選択された順序で1つ以上のCVDチャンバー120、122、124又は126に次々と移送する。例えば、本発明の多層薄膜は第1番目のCVDチャンバー内で堆積される。ドーパされたアモルファスシリコンの膜は第2番目のCVDチャンバー内で堆積され、以下同様になされる。予め選択された全ての堆積が行なわれたとき、トランスファロボットは、処理されたガラス基板を冷却/ロードロックチャンバー116Aに移送して戻す。閉塞自在な開口131は、冷却/ロードロックチャンバー116A内のすべての棚が充填されたときは閉じられる。同時にロボット114は、他の一群の(batch of)ガラス基板を、別のカセット112Cから冷却/ロードロックチャンバー116Bの中のカセット112Cに移送し、装填が完了した時にチャンバー116Bを排気する。

【0049】冷却/ロードロックチャンバー116A内の処理されたすべてのガラス基板が約150℃以下に冷却されたとき、チャンバー116Aは大気圧と同じにされ、閉塞自在な開口117は開放されて、ロボット114は今処理されて冷却されたガラス基板を脱着(unload)し、カセット112に戻る。

【0050】こうして、システム100は、作業を連続できるように作られている。ガラス基板の一連の(batch)加熱及び冷却という組合せ、例えば数分という比較的長い時間がかかる操作、および比較的短い時間の単一基板の薄膜CVD法によりシステム100の生産性と作業効率を最大にすることができる。

【0051】本発明は、いくつかの具体例と実施例によ*

＊って説明したが、本発明はそれに限定されることを意味しない。ここでのCVD法は、実用的な堆積速度のもとで、高品質の膜を得るためにガスの流速と圧力及び温度を調整できる他のチャンバーを使用して実施することができる。シリコン酸化物、ゲート絶縁用シリコン窒化物、エッチング停止シリコン窒化物、及びアモルファスシリコン等の連続した薄膜は、上記のように種々の堆積パラメータを調整することにより同一のチャンバー内で、及びトランジスタを製造するための設計に従って種々の順番で堆積することができる。例えば、シリコン酸化層は、924オングストローム/分の堆積を行うため、流速300sccm、窒素酸化物の流速6000sccm、電力500ワット、圧力2Torr、及び間隙37.13mm(1462mil)を使用して実施例1のチャンバー内で堆積することができる。また、1以上の堆積膜は、図1に示すように他のチャンバーの中で堆積することができる。

【0052】

【発明の効果】以上説明したように、本発明によると、膜の品質やその堆積速度を犠牲にしないで、同一の反応チャンバー内で効率的な方法により基板上に1つ以上の膜を連続的に堆積することができる。

【図面の簡単な説明】

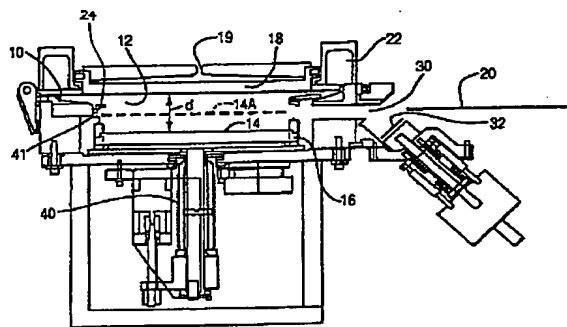
【図1】図1は、大面積のガラス基板上に連続的に薄膜を堆積するうえで有効なCVD反応装置の横断面図である。

【図2】図1のCVD反応装置を含むガラス基板を製造するための真空システムの平面図である。

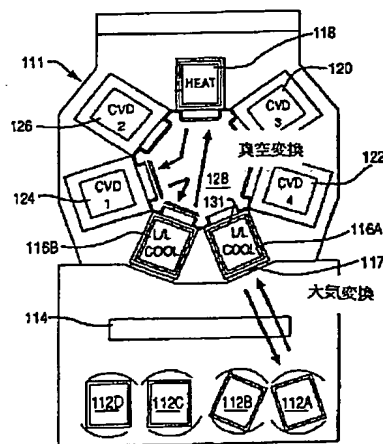
【符号の説明】

14…ガラス基板、18…ガスマニホールドプレート、116A、116B…ロードロックチャンバー、118…加熱チャンバー、120、122、124、126…CVDチャンバー。

【図1】



【図2】



フロントページの続き

(72)発明者 ロバート ロバートソン
 アメリカ合衆国, カリフォルニア州
 94301, バロ アルト, ウェブスタ
 ー ストリート 916
(72)発明者 バメラ ロウ
 アメリカ合衆国, カリフォルニア州
 94131, サン フランシスコ, アー
 バー ストリート 227
(72)発明者 マーク ミカエル コルラック
 アメリカ合衆国, カリフォルニア州
 94501, アラメダ, カレッジ アヴ
 ェニュー 1141

(72)発明者 アンジェラ リー
 アメリカ合衆国, カリフォルニア州
 94086, サニーヴェール, アカラネ
 ス ドライブ 407 アパート ナンバ
 ー10

(72)発明者 ダン メイダン
 アメリカ合衆国, カリフォルニア州
 94022, ロス アルトス ヒルズ,
 マリエッタ レーン 12000

(56)参考文献 特開 平2-186641 (J P, A)
 特開 平2-51277 (J P, A)
 特開 昭61-88518 (J P, A)
 特開 平4-346419 (J P, A)

(58)調査した分野(Int.Cl.⁶, D B名)

H01L 21/205

H01L 21/31

H01L 21/336

H01L 29/786

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-326589

(43)Date of publication of application : 12.12.1995

(51)Int.Cl.

H01L 21/205

H01L 29/786

H01L 21/336

(21)Application number : 06-327116

(71)Applicant : APPLIED MATERIALS INC

(22)Date of filing : 28.12.1994

(72)Inventor : LAW KAM
ROBERTSON ROBERT
FENG GUOFU J

(30)Priority

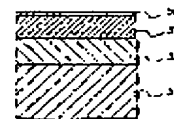
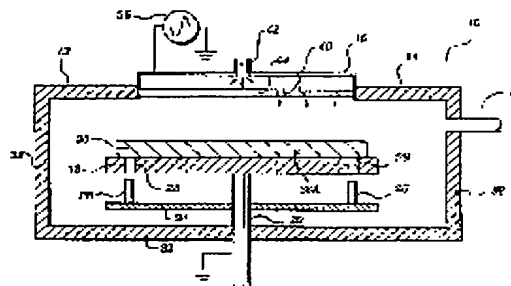
Priority number : 93 174103 Priority date : 28.12.1993 Priority country : US

(54) SINGLE CHAMBER CVD PROCESS FOR THIN FILM TRANSISTOR

(57)Abstract:

PURPOSE: To continuously deposit an intrinsic amorphous silicon layer and a doped amorphous silicon layer on a substrate, by successively depositing on the substrate an insulating material layer with sufficient thickness, an intrinsic silicon layer having a first predetermined thickness, and a doped silicon layer having second predetermined thickness.

CONSTITUTION: Prior to deposition of an intrinsic amorphous silicon layer 54, the intrinsic amorphous silicon layer 54 and a doped amorphous silicon layer 56 are continuously deposited on a substrate 38 in the same CVD chamber 12 which a first deposition operation for depositing a dielectric insulating material layer 52. The insulating material deposited on a TFT substrate 50 is needed to have a minimum thickness of a residual insulating material enough to substantially cover all of a residual dopant remaining on a chamber wall surface 32, with a deposition process onto the substrate 38 performed before the deposition of the insulating material is covered on the chamber surface. This is valid to provide a clean environment for the next deposition process in the same CVD chamber 12.



LEGAL STATUS

[Date of request for examination] 10.07.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number] 2918792

[Date of registration] 23.04.1999

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office